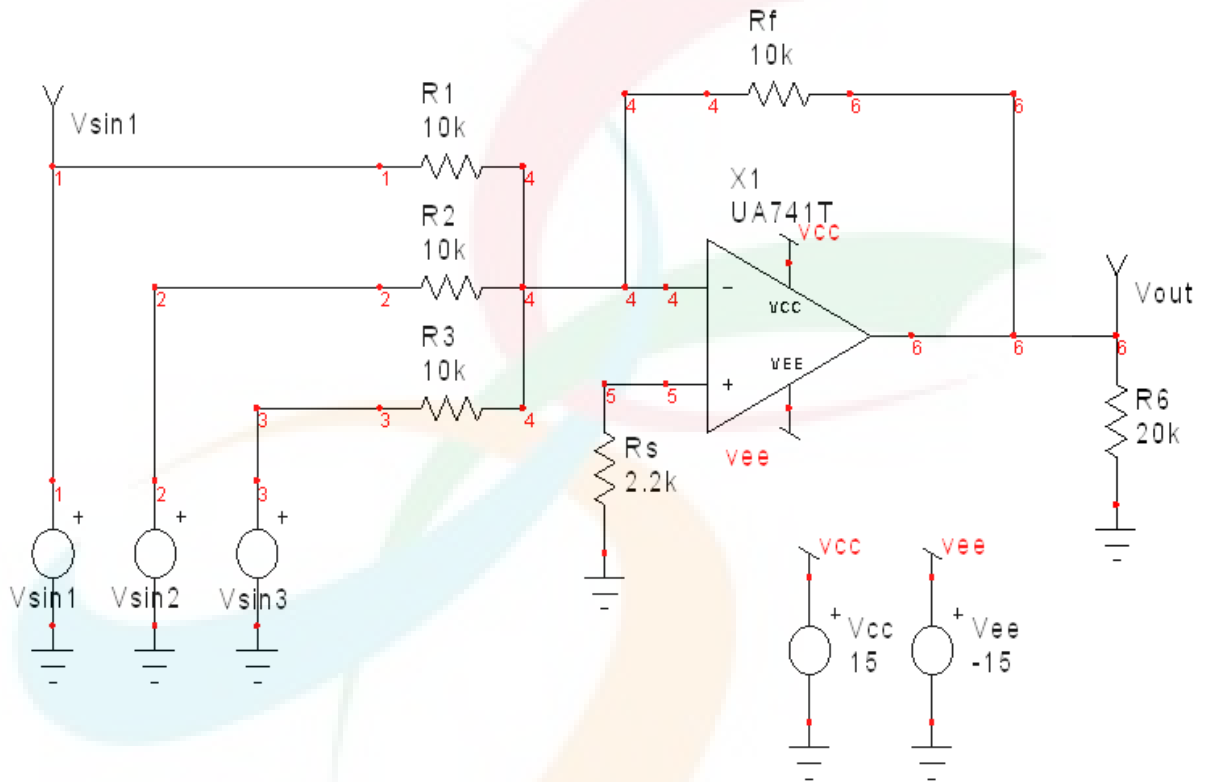


# 加減法電路

## 設計電路一：反相加法電路

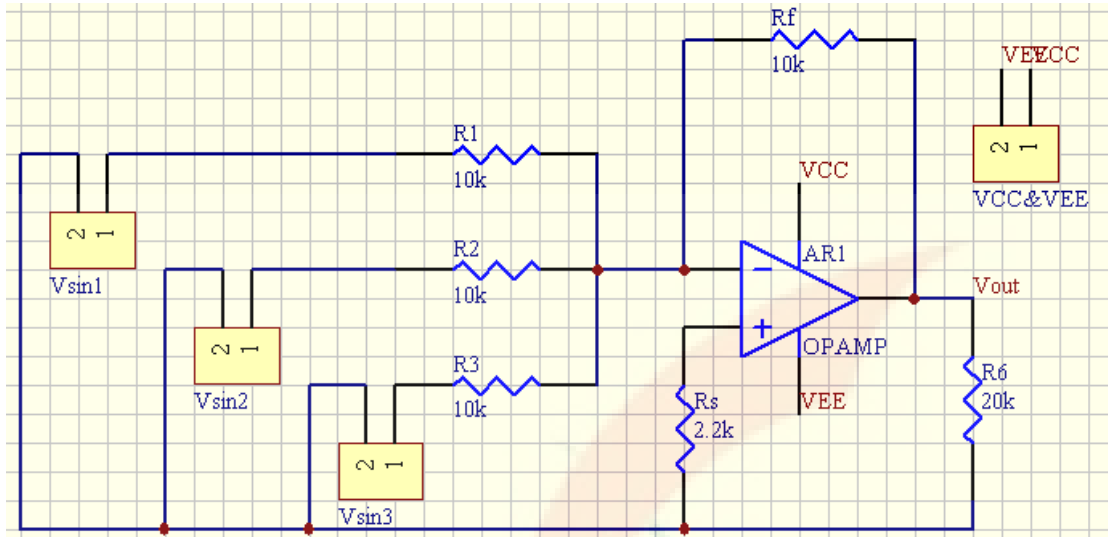
此節主要以 protel 軟體作加法電路拓撲，再此將依設計步驟分作 SCH 及 PCB 設計。電路圖如圖一所示：



圖一

• SCH 設計：

請尊重智慧財產權



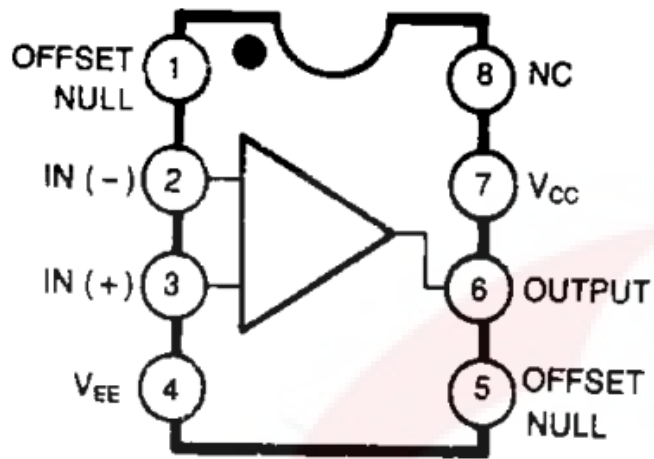
圖二

SCH 設計圖如圖二所示。在圖二中，Vsin1、Vsin2 及 Vsin3 表各信號源的輸入端子；VCC&VEE 為 OPAMP 的電源輸入端子。電路元件在 sch 設計介面中選用 Libraries 的 Miscellaneous Devices.lib 標籤，其元件名稱對照表如表一所示。

表一 元件名稱對照表

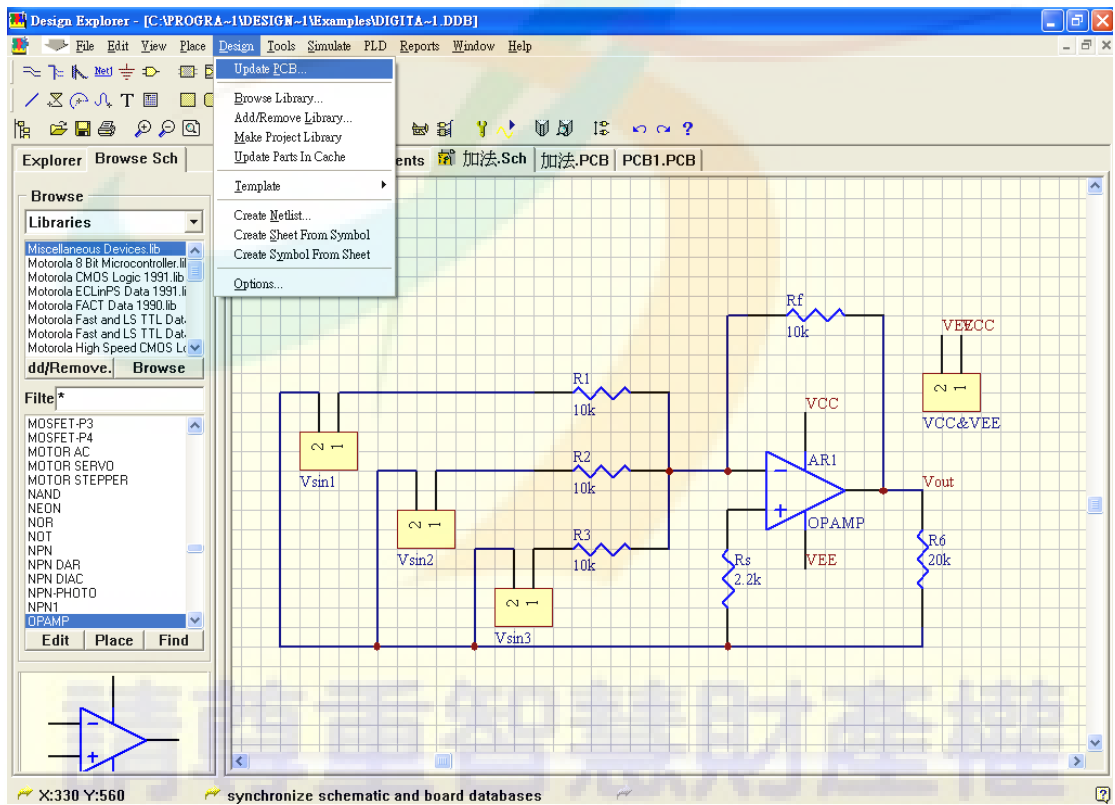
電路元件名稱	SCH 元件名稱	Footprint 腳位
Vsin1,Vsin2,Vsin3	CON2	POWER2
VCC&VEE	CON2	POWER2
AR1	OPAMP	DIP8
R1,R2,R3,R6,Rf,Rs	RES1	RAD0.4

其中，OPAMP 在電路板上是以 IC LF351 實現，所以在 Footprint 上的選用是以 DIP8 來作為 IC 的腳位，圖三為 LF351 的接腳圖。



圖三

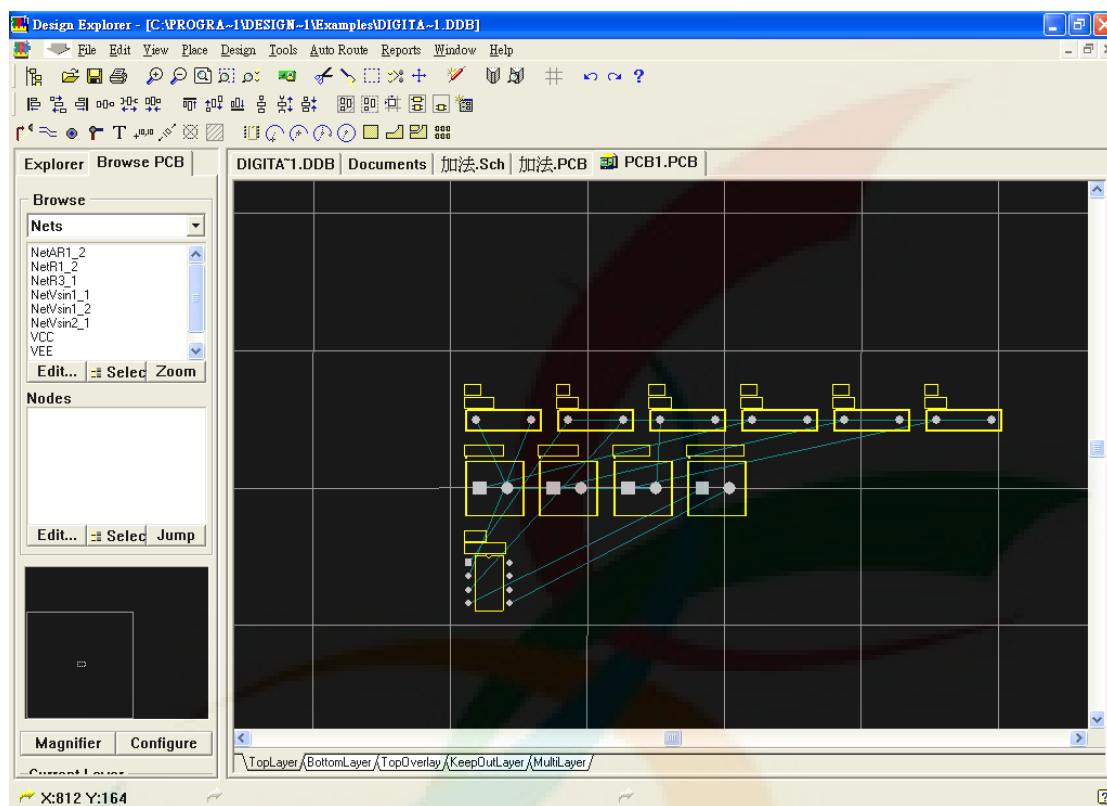
電路拓撲完成後，將以此 SCH 檔 Update 至 PCB 檔作電路的 Layout 排版，選項如圖四所示。



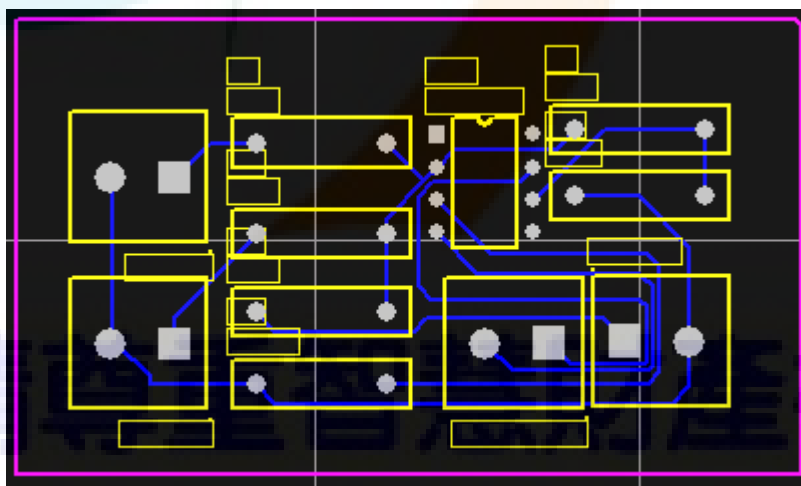
圖四

• PCB 設計：

圖五為 SCH Update PCB 後之 PCB 設計介面，在此將作電路板 Layout 元件的排版及雕刻檔的配置。其中元件的排放位置以原電路圖的元件放置為準，主以連接線的交錯點少為原則，如圖六所示。

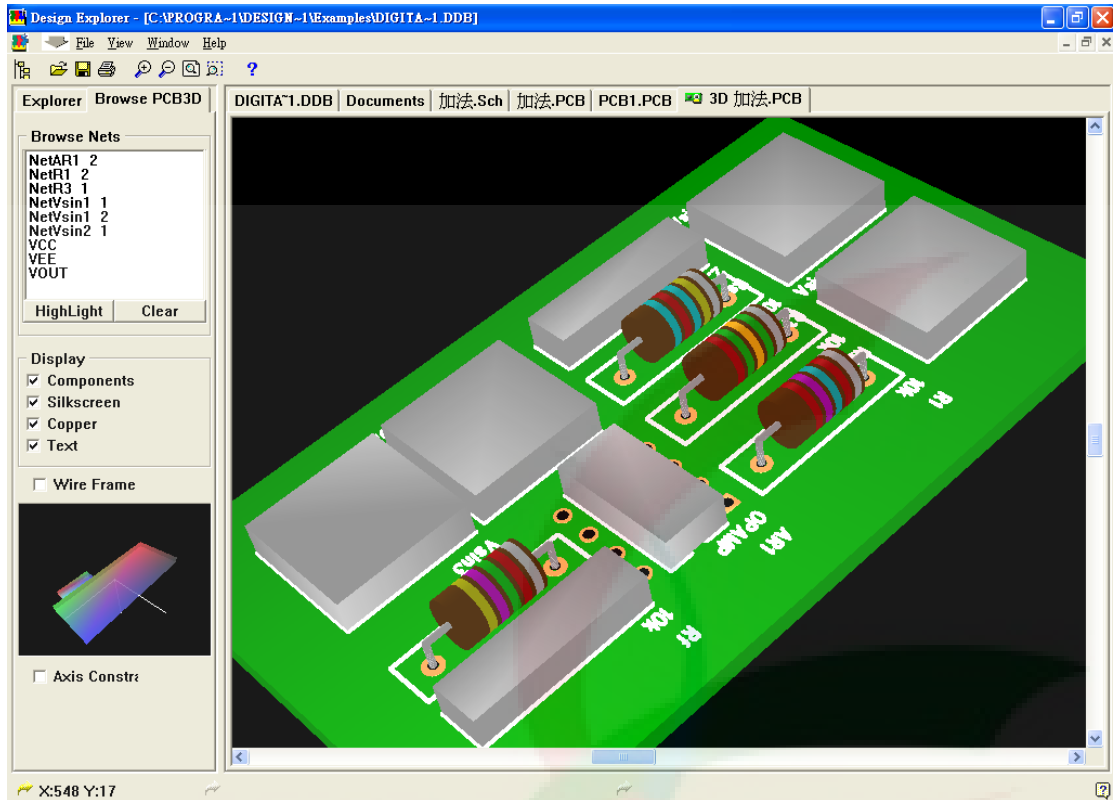


圖五



圖六

以 3D 效果做模擬電路板的成形，如圖七所示。

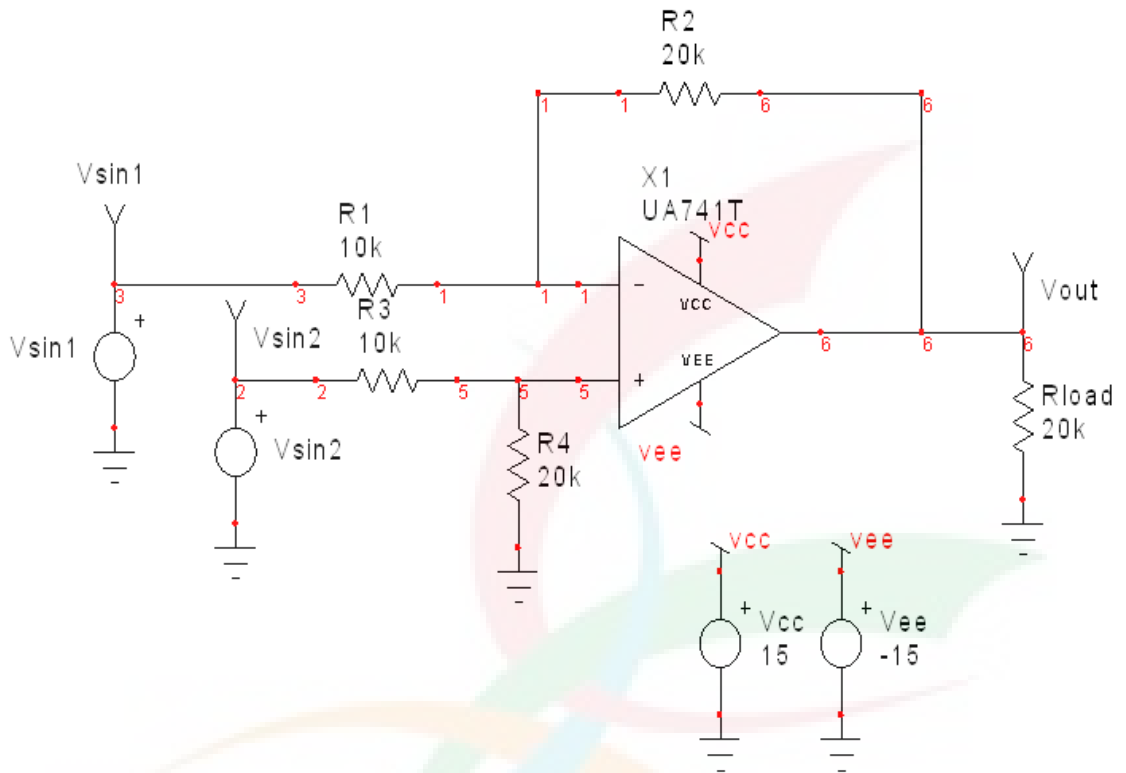


圖七

### 設計電路二：反相減法電路

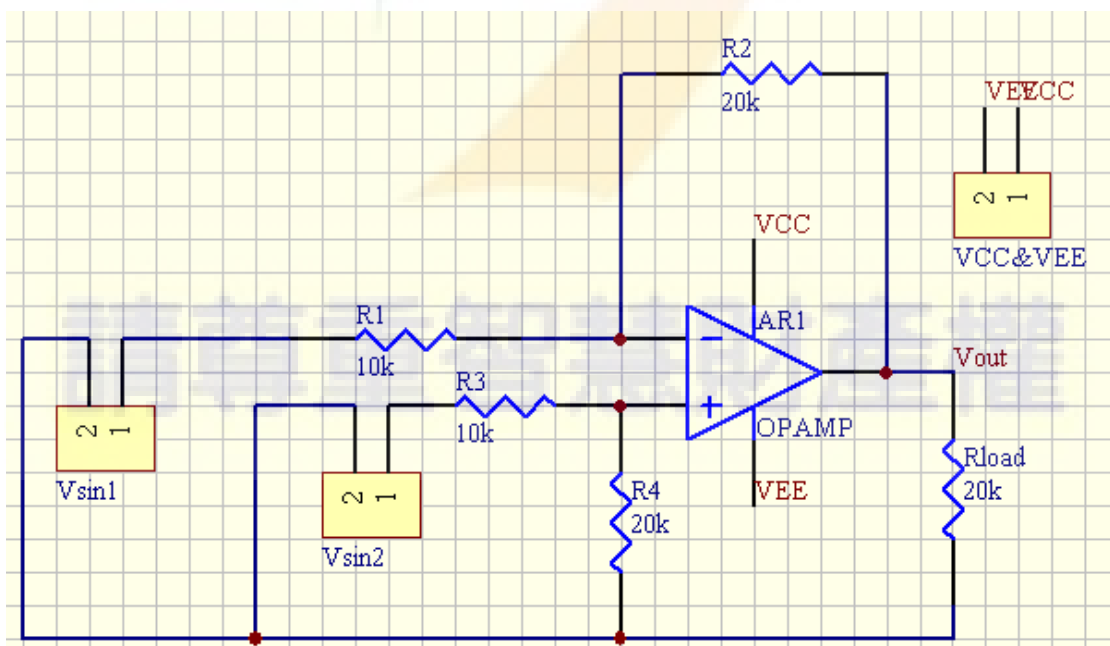
此節主要以 protel 軟體作減法電路拓撲，再此將依設計步驟分作 SCH 及 PCB 設計。電路圖如圖八所示：

請尊重智慧財產權



圖八

• SCH 設計：



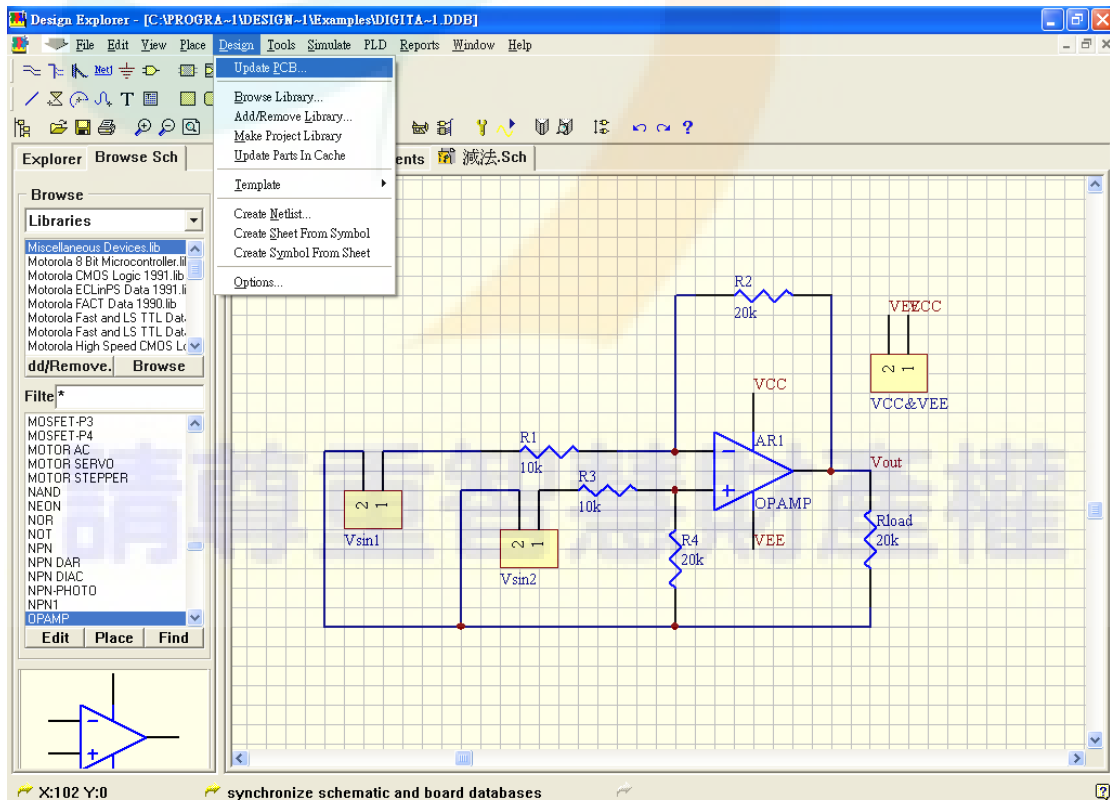
圖九

SCH 設計圖如圖九所示。在圖九中，Vsin1 及 Vsin2 表信號源的輸入端子；VCC&VEE 為 OPAMP 的電源輸入端子。電路元件在 sch 設計介面中選用 Libraries 的 Miscellaneous Devices.lib 標籤，其元件名稱對照表如表二所示。

表二 元件名稱對照表

電路元件名稱	SCH 元件名稱	Footprint 腳位
Vsin1,Vsin2	CON2	POWER2
VCC&VEE	CON2	POWER2
AR1	OPAMP	DIP8
R1,R2,R3,R4,Rload	RES1	RAD0.4

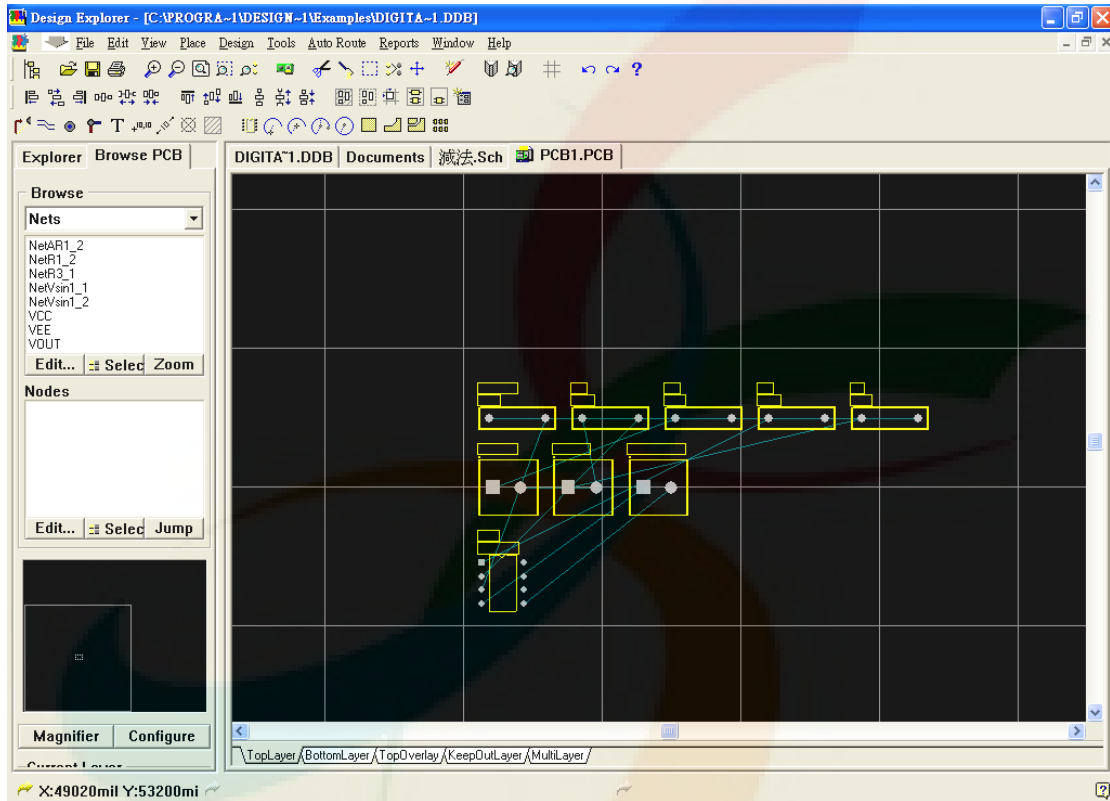
電路拓撲完成後，將以此 SCH 檔 Update 至 PCB 檔作電路的 Layout 排版，選項如圖十所示。



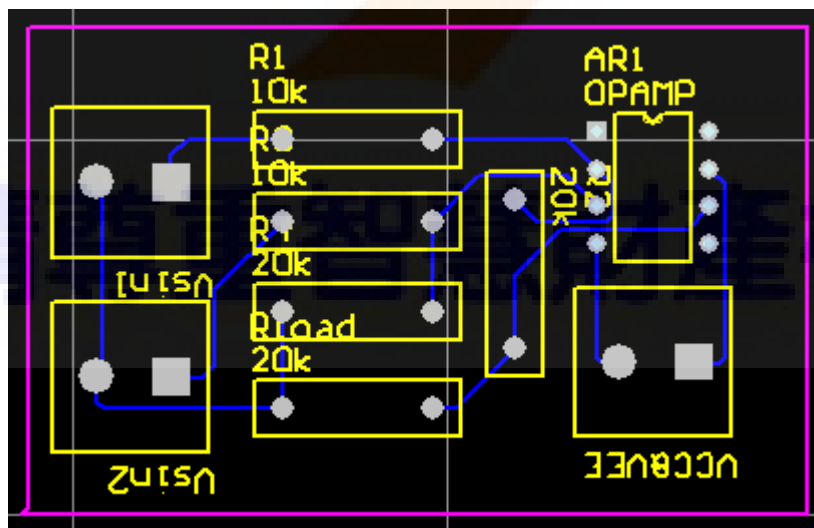
圖十

• PCB 設計：

圖十一為 SCH Update PCB 後之 PCB 設計介面，在此將作電路板 Layout 元件的排版及雕刻檔的配置。其中元件的排放位置以原電路圖的元件放置為準，主以連接線的交錯點少為原則，如圖十二所示。



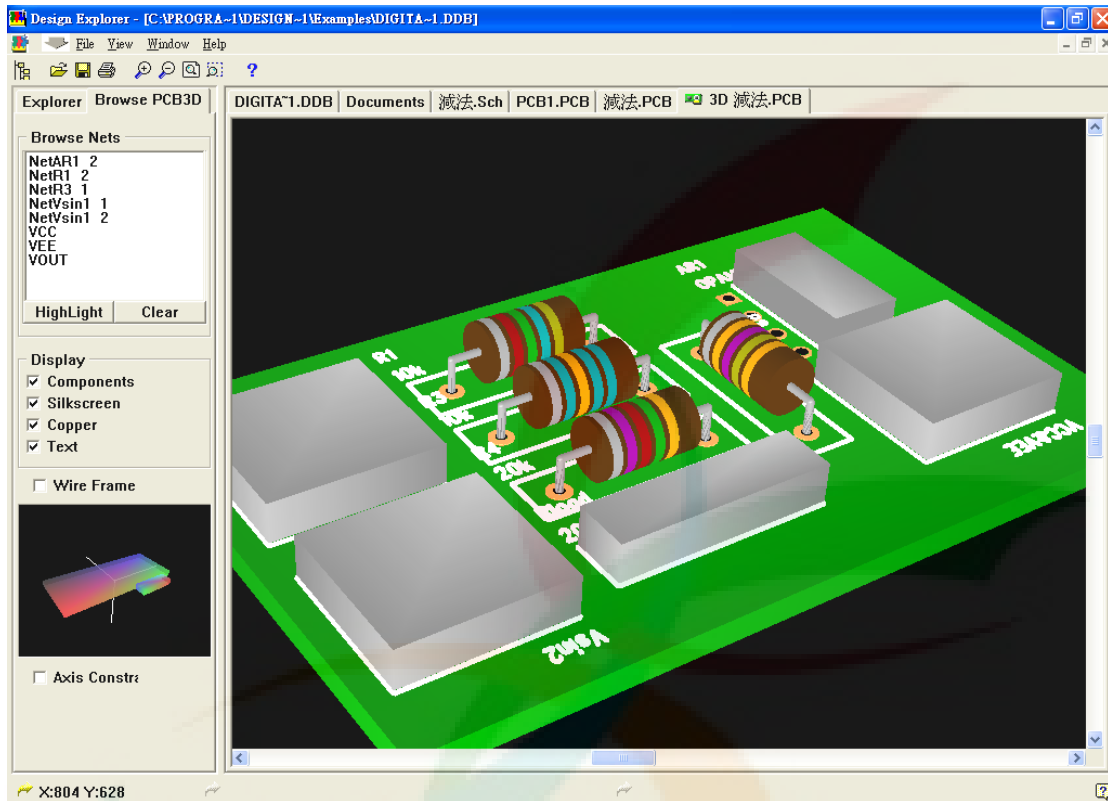
圖十一





圖十二

以 3D 效果做模擬電路板的成形，如圖十三所示。



圖十三

請尊重智慧財產權