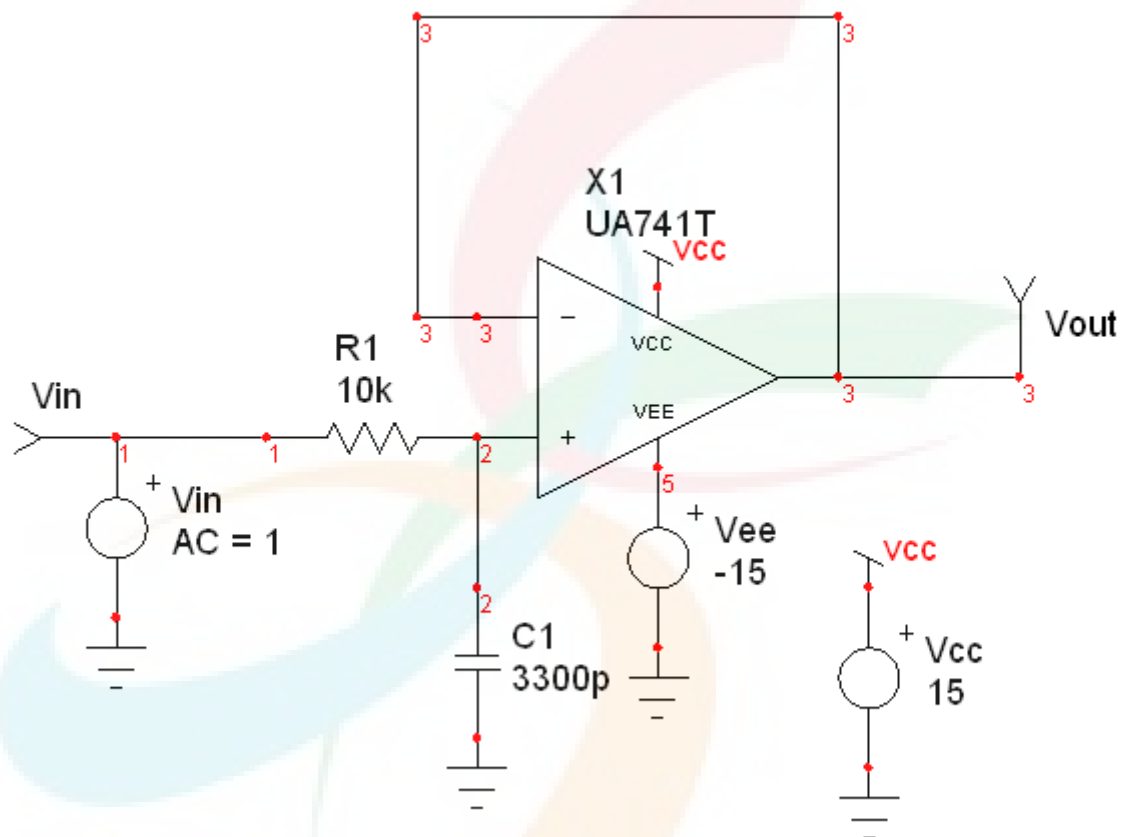


低通濾波器電路

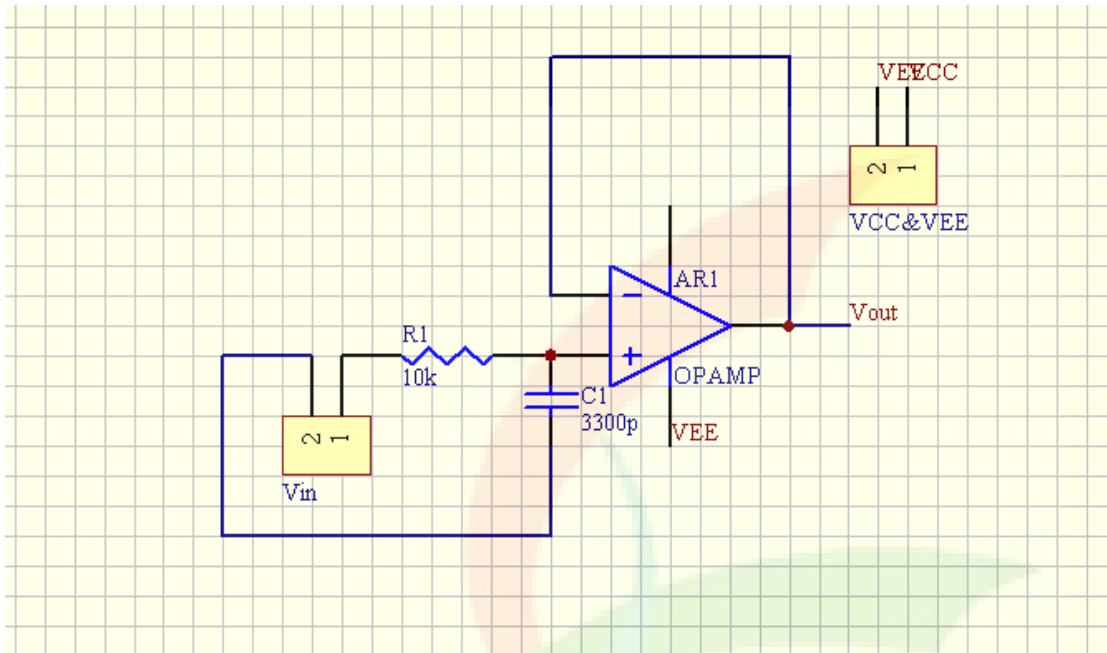
此節主要以 protel 軟體作共射放大電路拓撲，再此將依設計步驟分作 SCH 及 PCB 設計。電路圖如圖一所示：



圖一

• SCH 設計:

請尊重智慧財產權



圖二

SCH 設計圖如圖二所示。在圖二中，電路元件在 sch 設計介面中選用 Libraries 的 Miscellaneous Devices.lib 標籤，其元件名稱對照表如表一所示。

表一 元件名稱對照表

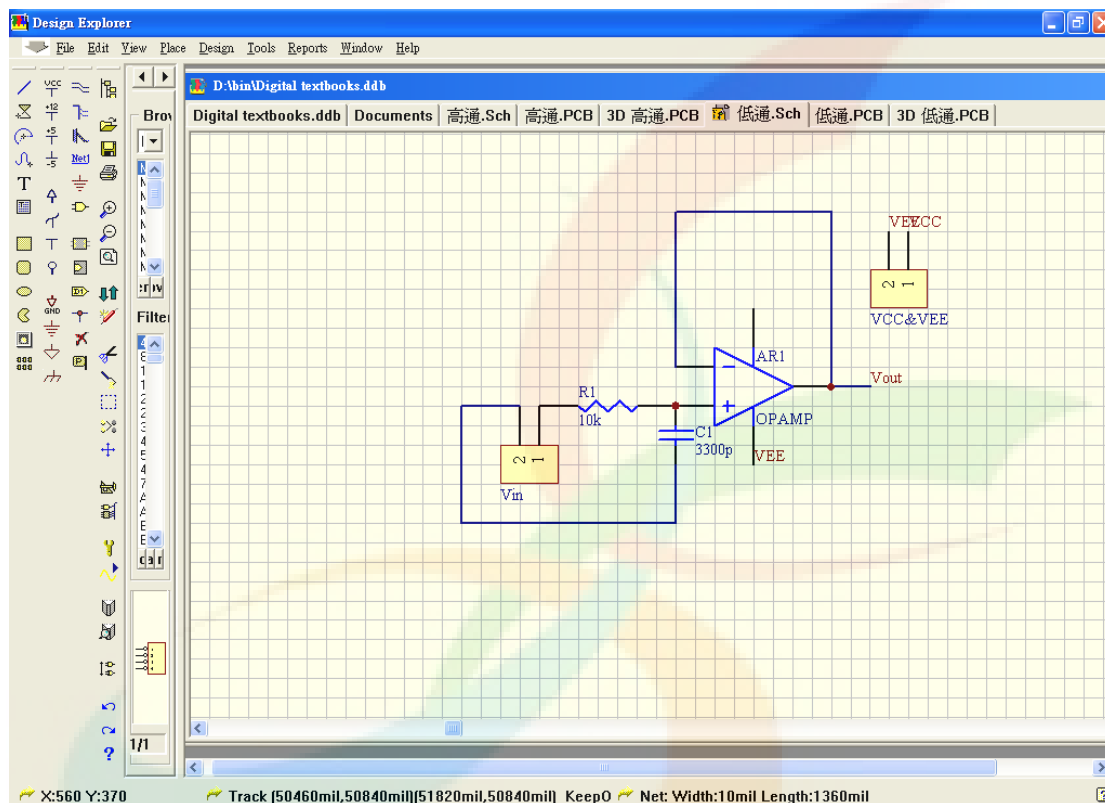
電路元件名稱	SCH 元件名稱	Footprint 腳位
Vin	CON2	POWER2
VCC	CON2	POWER2
VEE	CON2	POWER2
C1	CAP	RAD0.4
R1	RES	RAD0.4

OPAMP

AR1

DIP8

電路拓撲完成後，將以此 SCH 檔 Update 至 PCB 檔作電路的 Layout 排版，
選項如圖三所示。

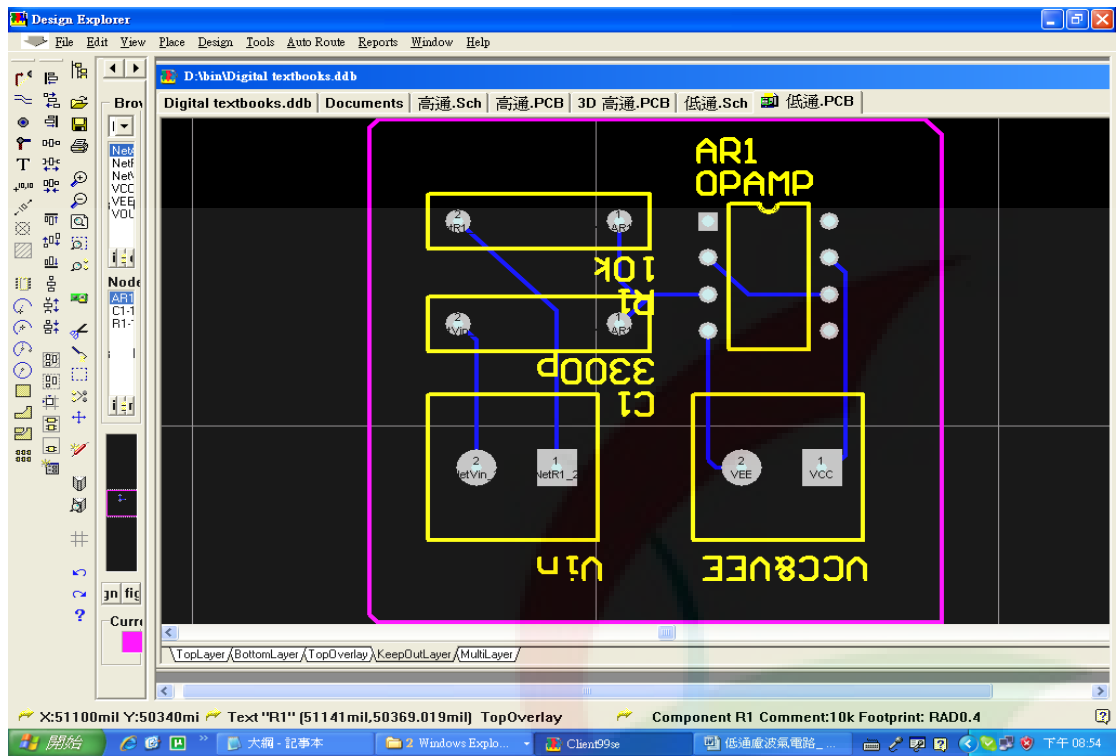


圖三

• PCB 設計:

在此將作電路板 Layout 元件的排版及雕刻檔的配置。其中元件的排放位置以原電路圖的元件放置為準，主以連接線的交錯點少為原則，如圖四所示。

請尊重智慧財產權



圖四

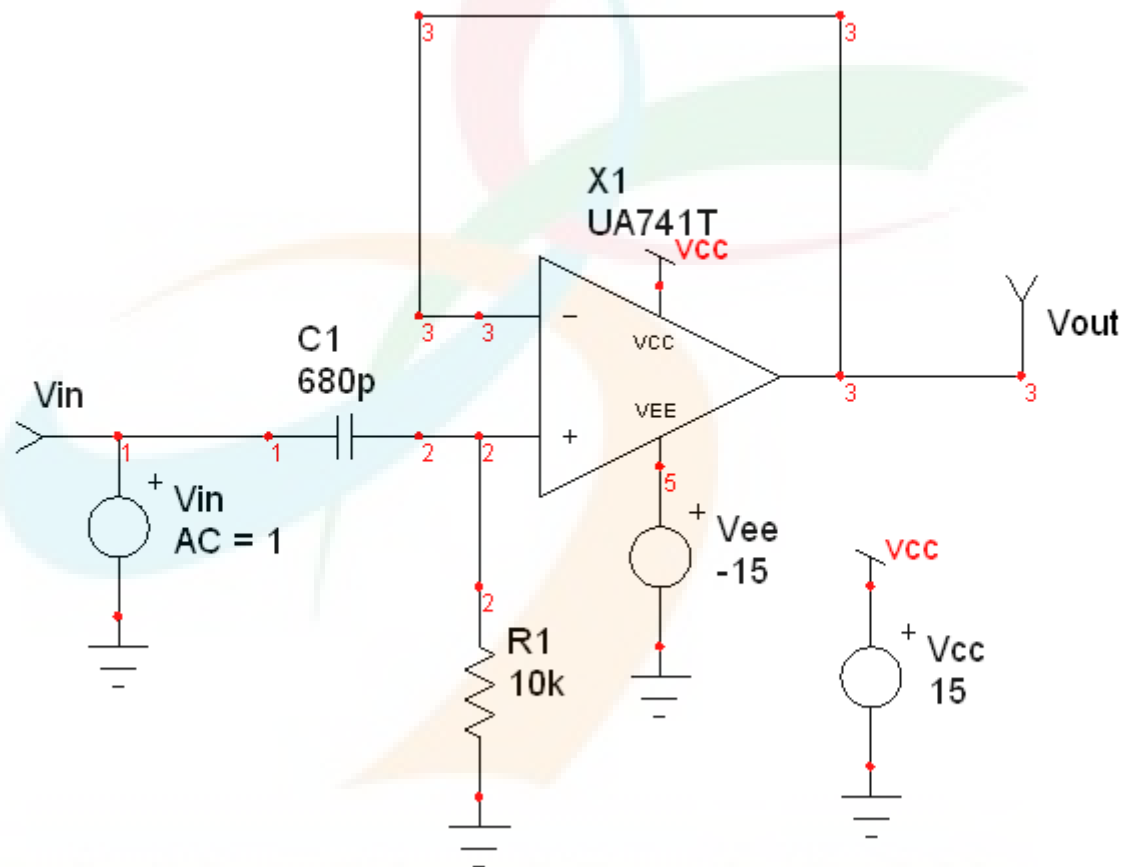
以 3D 效果做模擬電路板的成形，如圖五所示。



圖五

高通濾波器電路

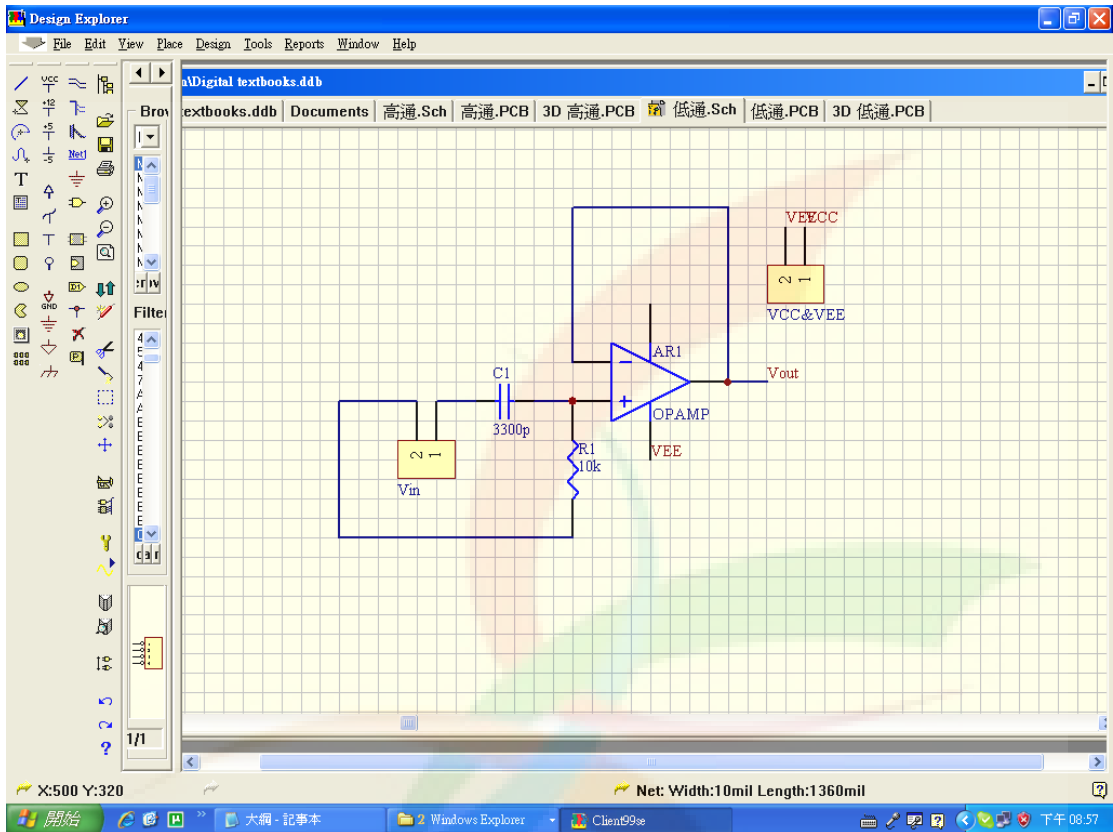
此節主要以 protel 軟體作共射放大電路拓撲，再此將依設計步驟分作 SCH 及 PCB 設計。電路圖如圖一所示：



請尊重智慧財產權

圖一

• SCH 設計:



圖二

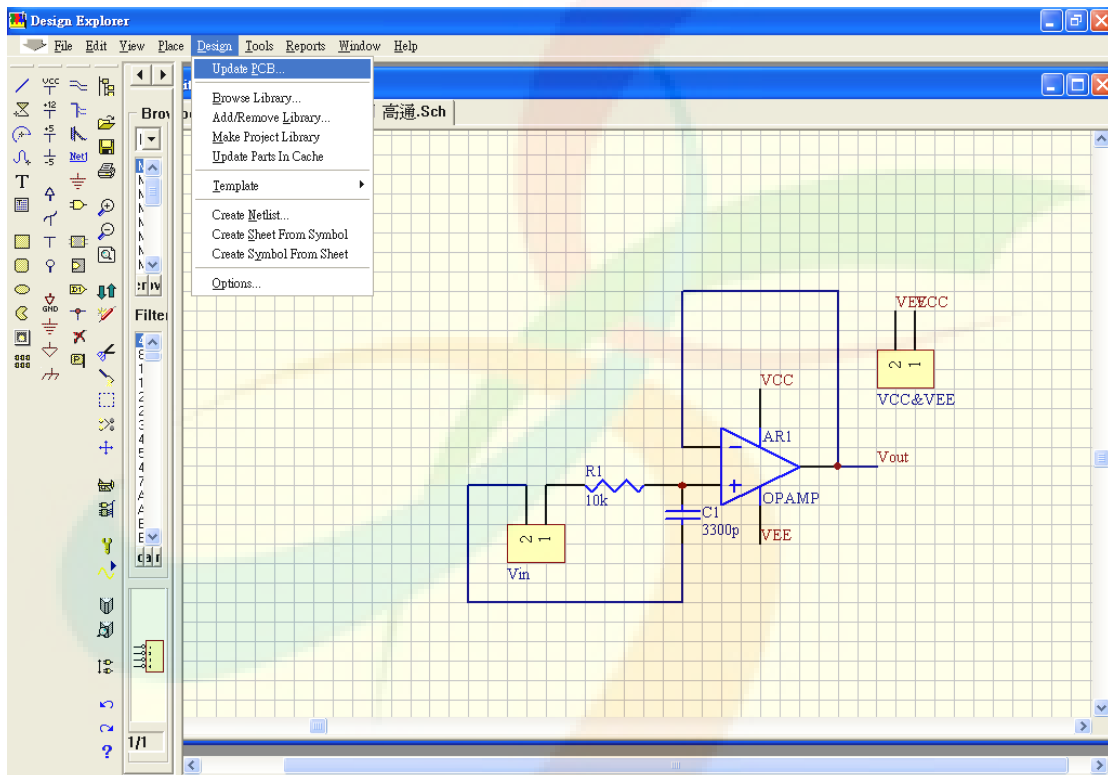
SCH 設計圖如圖二所示。在圖二中，電路元件在 sch 設計介面中選用 Libraries 的 Miscellaneous Devices.lib 標籤，其元件名稱對照表如表一所示。

表一 元件名稱對照表

電路元件名稱	SCH 元件名稱	Footprint 腳位
Vin	CON2	POWER2
VCC	CON2	POWER2
VEE	CON2	POWER2

C1	CAP	RAD0.4
R1	RES	RAD0.4
OPAMP	AR1	DIP8

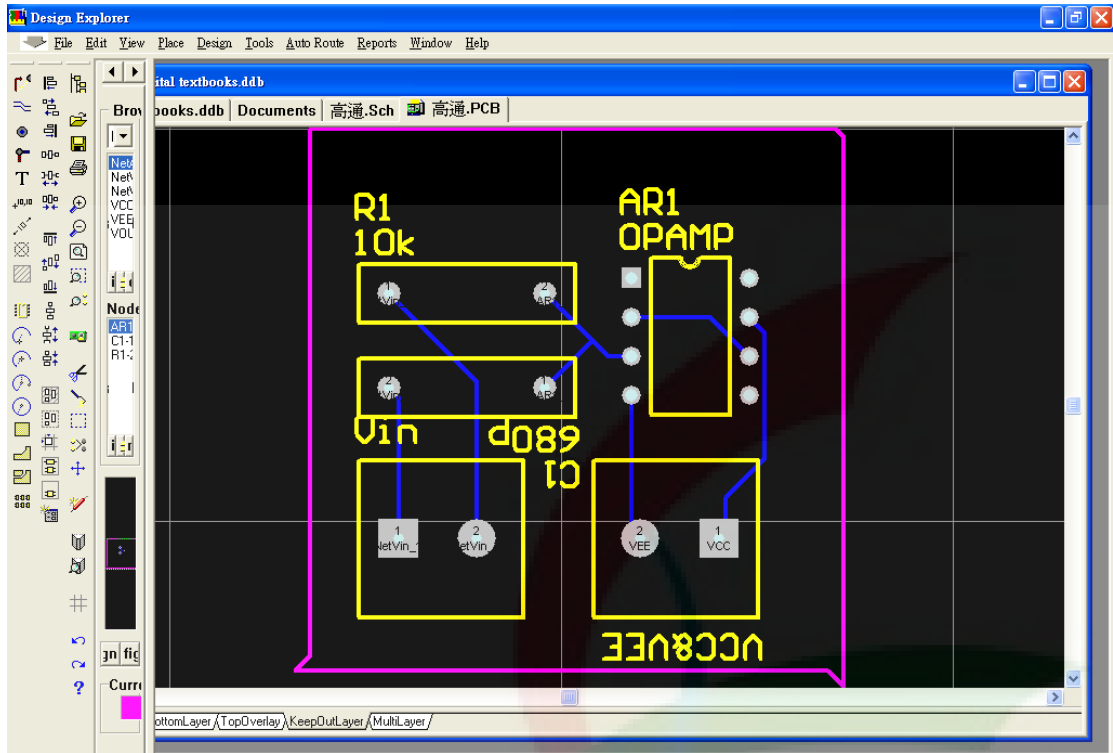
電路拓撲完成後，將以此 SCH 檔 Update 至 PCB 檔作電路的 Layout 排版，選項如圖三所示。



圖三

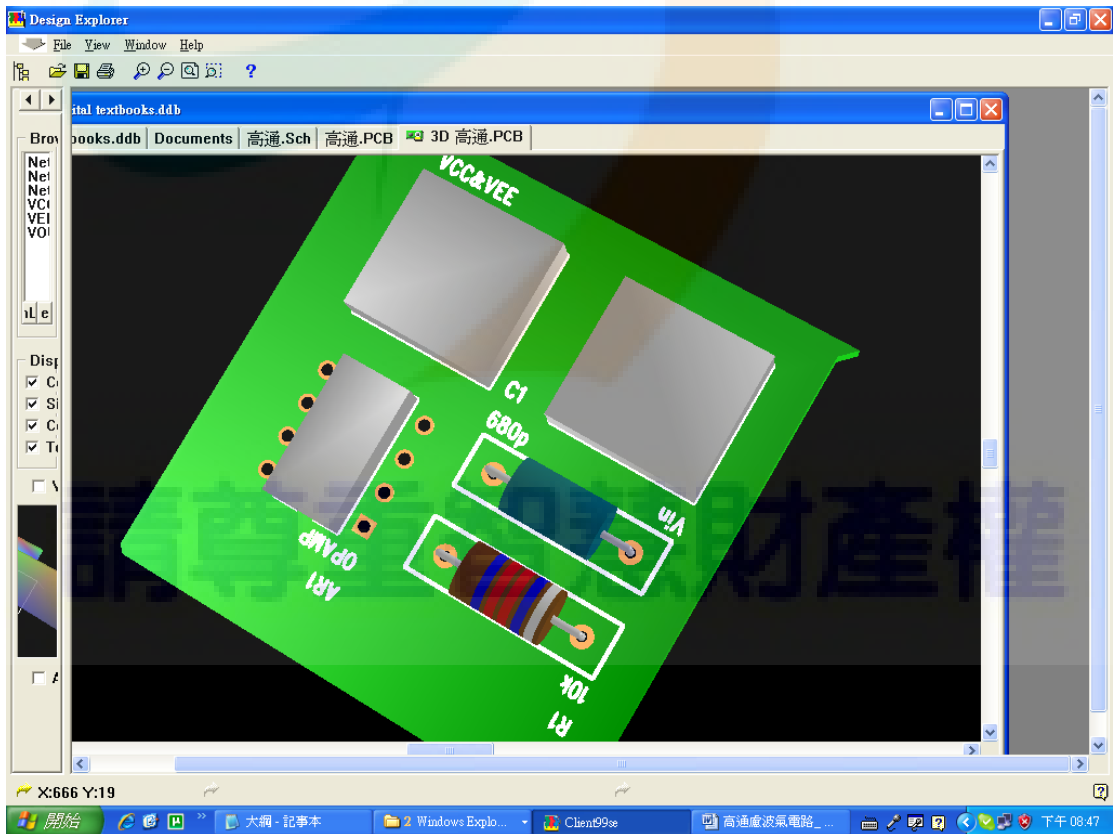
• PCB 設計:

在此將作電路板 Layout 元件的排版及雕刻檔的配置。其中元件的排放位置以原電路圖的元件放置為準，主以連接線的交錯點少為原則，如圖四所示。



圖四

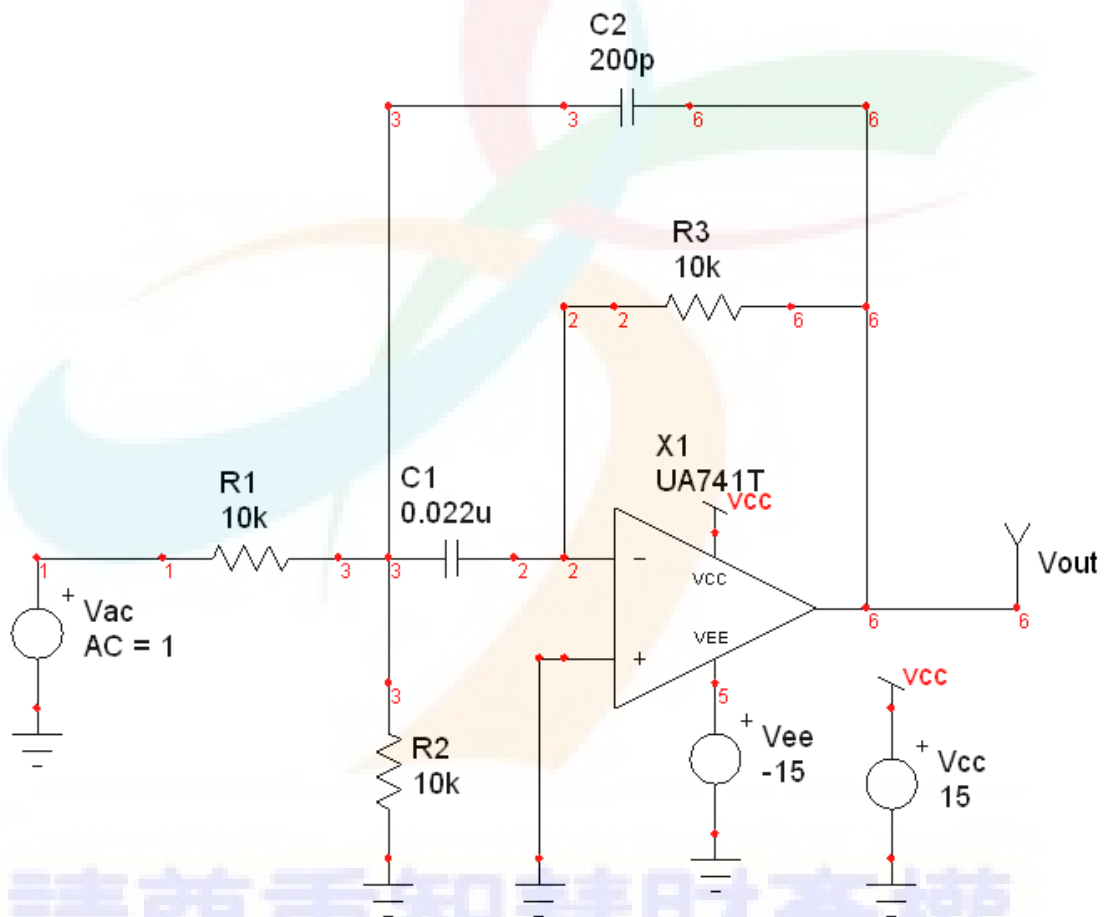
以 3D 效果做模擬電路板的成形，如圖五所示。



圖五

帶通濾波器電路

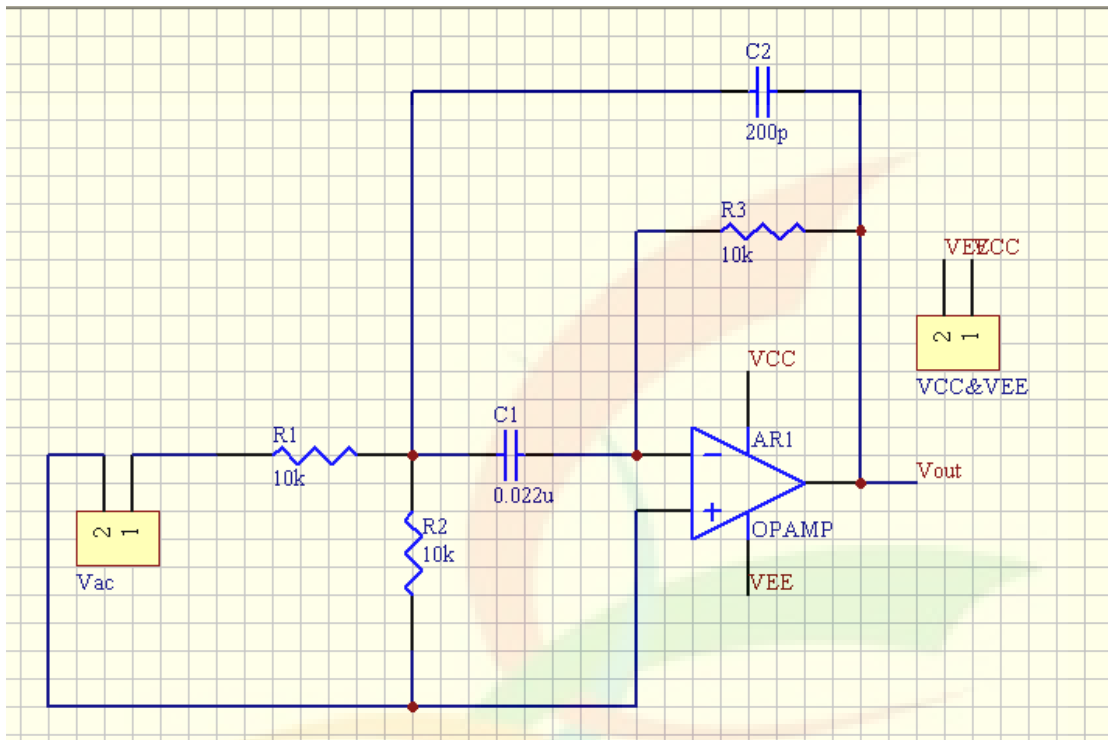
此節主要以 protel 軟體作共射放大電路拓撲，再此將依設計步驟分作 SCH 及 PCB 設計。電路圖如圖一所示：



請尊重智慧財產權

圖一

• SCH 設計:



圖二

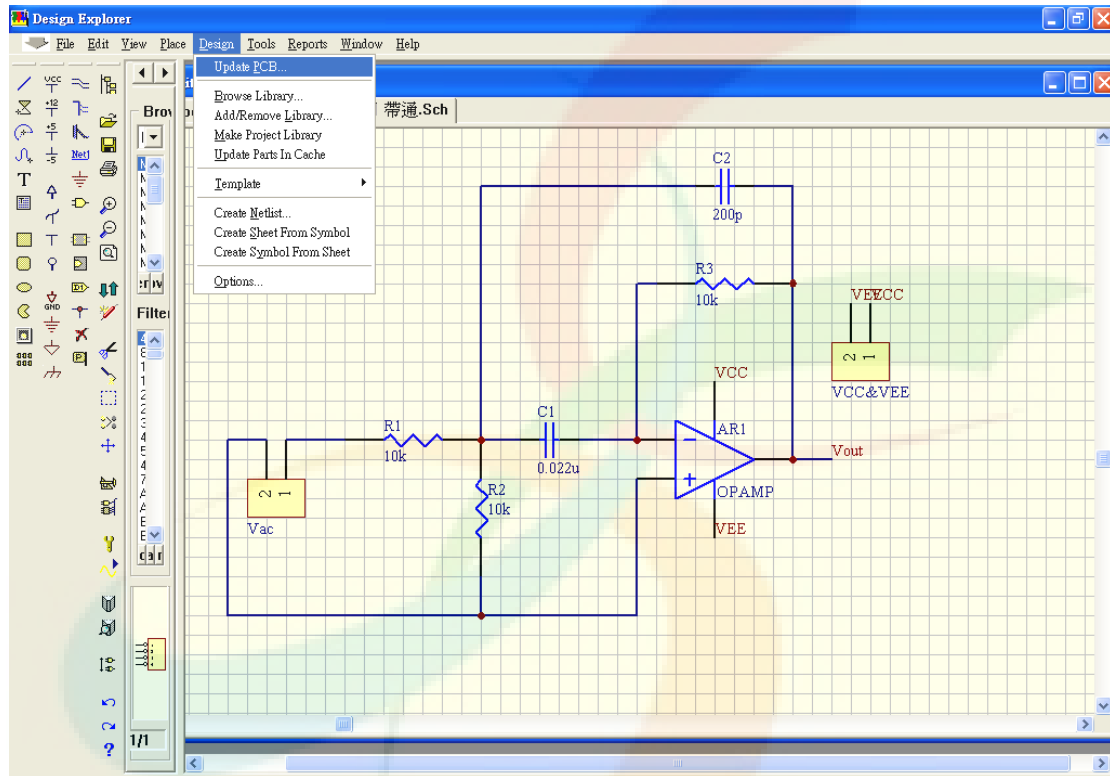
SCH 設計圖如圖二所示。在圖二中，電路元件在 sch 設計介面中選用 Libraries 的 Miscellaneous Devices.lib 標籤，其元件名稱對照表如表一所示。

表一 元件名稱對照表

電路元件名稱	SCH 元件名稱	Footprint 腳位
Vac	CON2	POWER2
VCC	CON2	POWER2
VEE	CON2	POWER2
C1,C2	CAP	RAD0.4

R1,R2,R3	RES	RAD0.4
OPAMP	AR1	DIP8

電路拓撲完成後，將以此 SCH 檔 Update 至 PCB 檔作電路的 Layout 排版，選項如圖三所示。

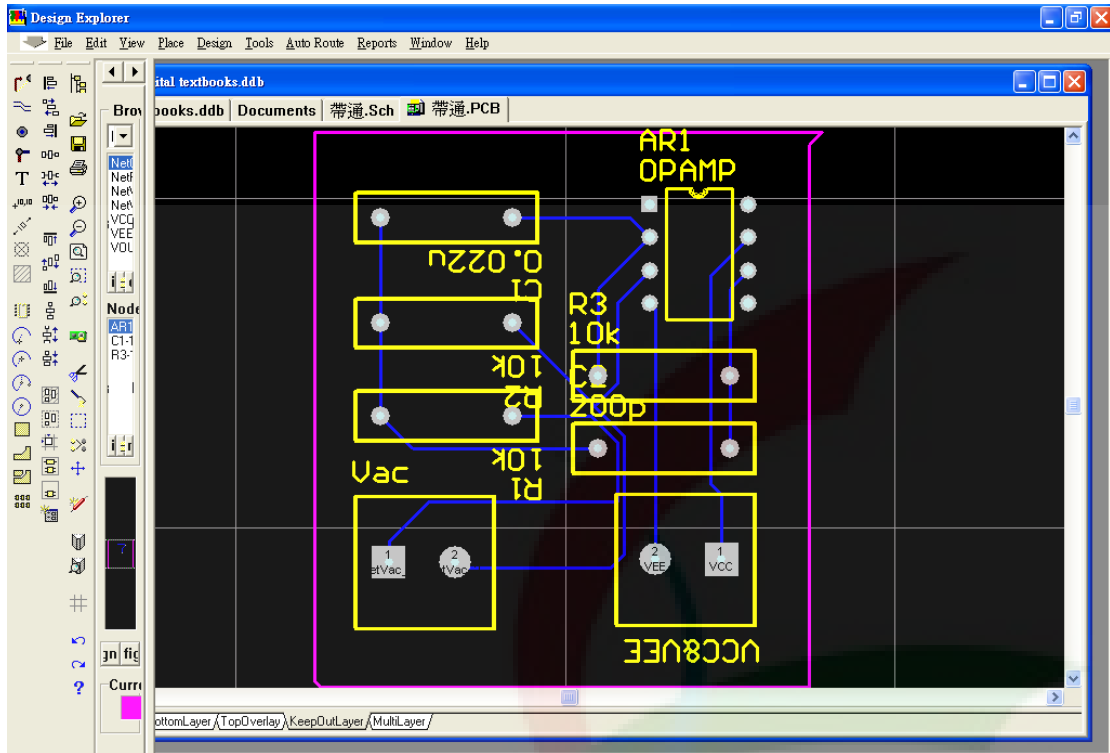


圖三

• PCB 設計:

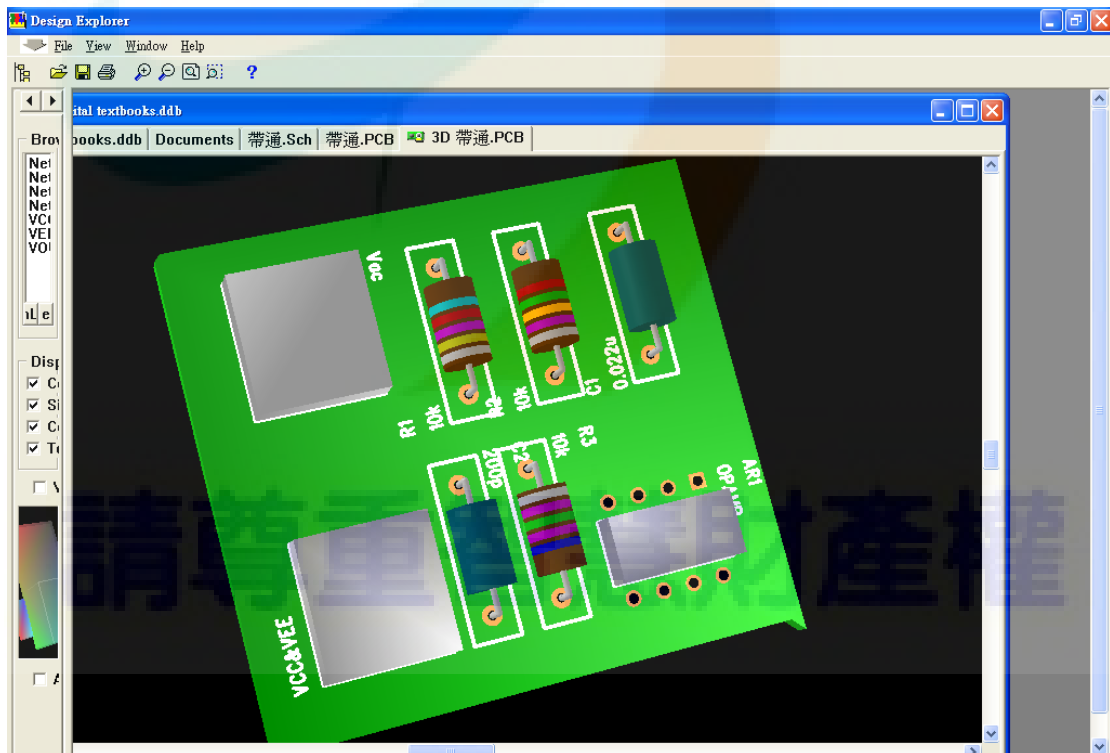
在此將作電路板 Layout 元件的排版及雕刻檔的配置。其中元件的排放位置以原電路圖的元件放置為準，主以連接線的交錯點少為原則，如圖四所示。

請尊重智慧財產權



圖四

以 3D 效果做模擬電路板的成形，如圖五所示。



圖五

